

CN1284672A 英文發明摘要：

An apparatus and a method for compensating the clock phase of a monitor are provided. In the apparatus for compensating the clock phase of a monitor, a first storage device is used to store basic digital data, a PLL is used to produce a predetermined sampling clock that is synchronous as the vertical and horizontal synchronous signals produced by a host, and an A/D converter is used to receive simulating image signals from the host according to the sampling clock. After the A/D converter transforms the simulating image signals into digital image signals, and a scaler formats the digital image signals into frames, a second storage device temporarily stores the digital image signals by the unit of frame. A microprocessor extracts the digital data from the digital signals output from the scaler and controls the PLL according to the comparison that whether the extracted digital data is equal to the basic data stored in the first storage device.

THIS PAGE BLANK (USPTO)

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

G06F 3/14

[12] 发明专利申请公开说明书

[21] 申请号 00123501.X

[43] 公开日 2001 年 2 月 21 日

[11] 公开号 CN 1284672A

[22] 申请日 2000.8.11 [21] 申请号 00123501.X

[30] 优先权

[32] 1999.8.12 [33] KR [31] 33172/1999

[71] 申请人 LG 电子株式会社

地址 韩国汉城

[72] 发明人 李在玟

[74] 专利代理机构 中原信达知识产权代理有限责任公司

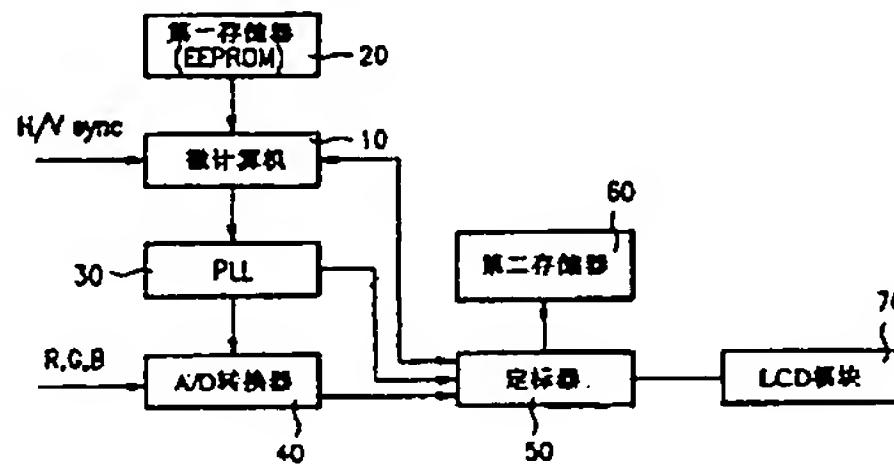
代理人 余 膜 李 辉

权利要求书 4 页 说明书 9 页 附图页数 2 页

[54] 发明名称 补偿监视器时钟相位的装置和方法

[57] 摘要

用于补偿监视器时钟相位的装置，第一存储器存储基准数字数据，PLL 产生与主体施加的水平和垂直同步信号同步的预定采样时钟，A/D 转换器依据采样时钟采样从主体接收的模拟图象信号。A/D 转换器将模拟图象信号转换成数字图象信号，在定标器将信号格式化为帧后，第二存储器暂时按帧单元来存储数字图象信号。微计算机从定标器输出的数字信号中提取数字数据，以依据提取的数字数据是否等于第一存储器中存储的基准数据来控制 PLL。



ISSN1008-4274

权 利 要 求 书

1. 一种显示装置，包括：

第一存储器，存储基准数据；

5 时钟发生器，产生与至少一个同步信号同步的采样时钟；

转换器，按照采样时钟将第一格式图象信号转换成第二格式图象信号；

第二存储器，存储第二格式图象信号，作为帧单元；

10 定标器，形成帧单元第二格式图象信号并将帧单元第二格式图象信号传送给显示模块；和

微计算机，从定标器输出的第二格式信号中提取数据，将该数据与基准数据进行比较，并依据比较的结果来控制时钟发生器。

2. 如权利要求 1 的装置，其中，第一存储器为 EEPROM。

15

3. 如权利要求 1 的装置，其中，基准数据是第二格式图象信号的时钟脉冲的数量，其从定标器中输出，并在扫描后从指定区域采样。

4. 如权利要求 1 的装置，其中，第二存储器是帧缓冲存储器。

20

5. 如权利要求 1 的装置，其中，第一格式是模拟格式，第二模式是数字格式，而转换器是 A/D 转换器。

6. 如权利要求 1 的装置，其中，时钟发生器是锁相环。

25

7. 一种补偿监视器时钟相位的方法，包括：

设定基准数据值；

在屏幕显示 (OSD) 上显示对应于基准数据的时钟相位调整条；

在第一指定时间周期后，提取在屏幕上显示的图象数据；

30 确定基准数据是否实质上等于图象数据；

通过控制时钟脉冲发生器来调整时钟脉冲的输出相位，以修改图象数据，使该数据实质上等于基准数据；和

如果调整的图象数据实质上等于基准数据，那么存储调整过的时钟相位值。

5

8. 如权利要求 7 的方法，其中，调整时钟脉冲的输出相位的步骤还包括：

通过在第一指定时间周期后扫描当前屏幕上显示的图象信号的指定区域来提取图象数据；

10

确定提取的图象数据是否小于基准数据；和

如果确定提取的图象数据小于基准数据，那么连续增加时钟发生器的相位变量，直至提取的图象数据等于基准数据。

15

9. 如权利要求 7 的方法，其中，调整时钟脉冲的输出相位的步骤还包括：

通过在第一指定时间周期后扫描当前屏幕上显示的图象信号的指定区域来提取图象数据；

确定提取的图象数据是否大于基准数据；和

20

如果首先确定提取的图象数据大于基准数据，那么连续减小时钟发生器的相位变量，直至提取的图象数据等于基准数据。

10. 如权利要求 7 的方法，其中，如果提取的图象数据最初等于基准数据，那么在第二指定时间周期后再次提取图象数据。

25

11. 如权利要求 7 的方法，其中，依据调整的时钟相位来更新在 OSD 上显示的时钟相位调整条。

12. 如权利要求 7 的方法，其中，通过以指定的时间单位周期性地检测图象数据来进行提取屏幕上被显示的图象数据的步骤。

30

13. 如权利要求 7 的方法，其中，调整时钟相位的输出相位，以便图象数据等于基准数据。

5

14. 如权利要求 7 的方法，其中，图象数据是数字图象数据。

10

15. 如权利要求 8 的方法，其中，基准数据是数字数据。

10

16. 一种控制视频图象的方法，包括：

在第一存储器中存储指定的基准值；

在视频信号处理器中接收第一格式的视频信号；

利用基于从第一格式的视频信号中提取的频率信息的控制信号，

将第一格式的视频信号转换成第二格式的视频信号；

定标第二格式的视频信号，以产生基于第二格式视频信号的帧单元和反馈信号；

15

将反馈信号反馈给视频信号处理器；和

把反馈信号与基准值进行比较，并根据比较结果来调整控制信号。

20

17. 如权利要求 16 的方法，其中，第一格式是模拟格式，第二格

式是数字格式。

18. 如权利要求 16 的方法，其中，如果反馈信号不等于基准值，那么调整控制信号。

25

19. 一种视频信号控制系统，包括：

视频信号处理器，它接收第一格式的视频输入信号，从其产生控制信号，并将视频信号转换成第二格式；

第一存储器，与视频信号处理器连接，该存储器存储至少一个指定的基准值；和

30

定标器，被连接以接收第二格式的视频信号，产生帧单元，把反

00·00·11

馈信号提供给视频信号处理器，其中，视频信号处理器使用反馈信号，
以控制视频信号的转换。

5

20. 如权利要求 19 的系统，其中，第一格式是模拟格式，第二格
式是数字格式。

补偿监视器时钟相位的装置和方法

5 本发明涉及视频监视器，特别涉及补偿失真的时钟相位的装置和方法。

10 一般来说，视频监视器是显示具有例如 SVGA (800×600)、XGA (1024×768)、SXGA (1280×1024) 图象模式的图象信号的装置，例如，该信号是在一系列的信号处理后，从与监视器连接的主体传送而来。主体例如是工作站或个人计算机的视频卡。

15 此外，监视器最初是基于阴极射线管技术。近来，随着现代技术的发展，有朝向大尺寸显示装置的趋势，利用 LCD 作为适于大尺寸监视器的典型板型显示元件的数字式监视器已经商品化。

20 如图 1 所示，现有技术的监视器包括微计算机 1，其根据从主体传送的水平同步信号和垂直同步信号的频率来确定图象模式。微计算机输出控制信号，以按照图象模式来执行信号处理操作。其次，设有锁相环 (PLL) 2，其根据微计算机 1 的控制信号来产生时钟脉冲。

25 再有，还包括 A/D 转换器 3，其根据由 PLL2 提供的时钟脉冲来采样从主体传送的 R/G/B 图象信号。A/D 转换器将模拟图象信号转换成数字信号。设有定标器 (scaler) 4，其利用 PLL2 提供的时钟脉冲，响应微计算机 1 的控制信号，将从 A/D 转换器 3 输出的数字 R/G/B 信号的大小调整成帧单元。

30 最后，帧缓冲存储器 5 存储来自定标器 4 的输出，LCD 模块 6 依据微计算机 1 的控制信号输出帧缓冲存储器 5 中存储的图象信号。

下面说明如上所述的现有技术监视器的操作。

首先，微计算机 1 对 PLL2 输出控制信号。PLL2 进而对 A/D 转换器 3 和定标器 4 提供与从主体传送的水平/垂直同步信号的频率对应的采样时钟。具体地说，PLL2 根据微计算机的控制信号来产生时钟脉冲，以将时钟脉冲提供给 A/D 转换器 3 和定标器 4。

A/D 转换器 3 依据由 PLL2 提供的采样时钟采样从主体传送的 R/G/B 图象信号，并因此将模拟图象信号转换成要输出给定标器 4 的数字信号。

接着，定标器 4 依据微计算机 1 的控制信号来调整 A/D 转换器 3 的输出大小，并将 A/D 转换器 3 的调整过的输出存储至帧缓冲存储器 5。然后，帧缓冲存储器 5 中这样存储的数字图象信号通过显示模块被显示，例如 LCD 模块 6。

但是，上述现有技术的监视器有许多缺点。例如，用户必须人工地重设时钟相位，以补偿时钟相位的失真，该失真可能因温度的改变而出现。时钟相位的失真可能因周围温度的变化而出现，并可能引起屏幕显示的失真。

本发明的目的在于至少解决上述问题和/或缺点，并至少提供以下说明的优点。

本发明的另一目的在于提供补偿监视器时钟相位的装置和方法，其基本上消除因现有技术的制约和缺点造成的一个或多个问题。

本发明的再一目的在于提供补偿监视器时钟相位的装置和方法，其中，将屏幕上显示的图象数据与指定的基准数据比较，并自动地补偿检测出的时钟相位的失真。

本发明的又一目的在于当产生时钟相位的失真时可显示正常的屏幕。

5 本发明的另一目的在于检测屏幕的反常状态。

为了整体或部分地至少实现这些或其它优点，提供补偿监视器时
10 钟相位的装置，包括：第一存储器，存储基准数字数据 Vram；PLL，
产生与从主体施加的水平同步信号 H-Sync 和垂直同步信号 V-Sync 同
步的预定采样时钟；A/D 转换器，依据由 PLL 产生的采样时钟采样由
主体施加的模拟图象信号，以将模拟图象信号转换成数字图象信号；
15 第二存储器，按帧单元暂时存储由 A/D 转换器输出的数字图象信号；
定标器，依据显示模块的信号输入时序传送数字图象信号，其中该信
号从 A/D 转换器输出并存储在第二存储器中以构成帧；和微计算机，
从定标器输出的数字信号中提取数字数据，以根据提取的数字数据是
否与第一存储器中存储的基准数据一致来控制 PLL。

再有，为了整体或部分地至少实现这些优点，提供用于补偿配有
20 PLL 的监视器的时钟相位的方法，包括：设定基准数字数据，在 OSD
上显示对应于预置的基准数字数据的时钟相位调整条（bar），在预定
时间周期后提取在当前屏幕上显示的数字数据 A，在确定基准数字数
据是否与当前屏幕上显示的数字图象数据 A 一致后，通过控制 PLL 来
调整时钟脉冲的输出相位，以便使基准数字数据与当前屏幕上显示的
25 数字数据 A 一致，如果调整的数字数据 A 与设定的基准数字数据一
致，那么存储调整的时钟相位值。

为了整体或部分地至少进一步实现本发明的上述目的，提供一种
显示装置，该显示装置包括：第一存储器，存储基准数据；时钟发生
器，产生与至少一个同步信号同步的采样时钟；转换器，按照采样时
30 钟将第一格式图象信号转换成第二格式图象信号；第二存储器，存储

第二格式图象信号，作为帧单元；定标器，形成帧单元第二格式图象信号并将帧单元第二格式图象信号传送给显示模块；和微计算机，从定标器输出的第二格式信号中提取数据，将该数据与基准数据进行比较，并依据比较的结果来控制时钟发生器。

5

为了整体或部分地至少进一步实现本发明的上述目的，提供用于补偿监视器时钟相位的方法，该方法包括：设定基准数据值；在屏幕显示（OSD）上显示对应于基准数据的时钟相位调整条；在第一指定时间周期后，提取在屏幕上显示的图象数据；确定基准数据是否实质上等于图象数据；通过控制时钟脉冲发生器来调整时钟脉冲的输出相位，以修改图象数据，使该数据实质上等于基准数据；和如果调整的图象数据实质上等于基准数据，那么存储调整过的时钟相位值。

10

15

20

25

为了整体或部分地至少进一步实现本发明的上述目的，提供用于控制视频图象的方法，该方法包括：在第一存储器中存储指定的基准值；在视频信号处理器中接收第一格式的视频信号；利用基于从第一格式的视频信号中提取的频率信息的控制信号，将第一格式的视频信号转换成第二格式的视频信号；定标第二格式的视频信号，以产生基于第二格式视频信号的帧单元和反馈信号；将反馈信号反馈给视频信号处理器；和将反馈信号与基准值比较，并根据比较来调整控制信号。

为了整体或部分地至少进一步实现本发明的上述目的，提供一种视频信号控制系统，该系统包括：视频信号处理器，它接收第一格式的视频输入信号，从其产生控制信号，并将视频信号转换成第二格式；第一存储器，与视频信号处理器连接，该存储器存储至少一个指定的基准值；和定标器，被连接以接收第二格式的视频信号，产生帧单元，把反馈信号提供给视频信号处理器，其中，视频信号处理器使用反馈信号，以控制视频信号的转换。

30

在以下论述中将部分地阐明本发明的附加优点、目的和特征，并

且对于本领域技术人员来说，根据审看以下内容，或由本发明的实施，可以部分明了或理解这些附加优点、目的和特征。按所附权利要求书明确指出的那样，可实现和达到本发明的目的和优点。

5 下面参照以下附图来详细说明本发明，在附图中，相同的参考序号表示相同的部分，其中：

图 1 是表示现有技术监视器的示意方框图。

图 2 是表示本发明优选实施例的补偿监视器时钟相位的装置的示意方框图。

10 图 3 是表示本发明优选实施例的补偿监视器时钟相位的方法的流程图。

15 本发明优选实施例的补偿监视器时钟相位的装置如图 2 所示。它包括产生时钟脉冲的锁相环 (PLL) 30，和采样从主体传送的模拟 R/G/B 图象信号的 A/D 转换器 40。该采样依据 PLL30 提供的时钟脉冲来完成，并将模拟图象信号转换成数字图象信号。

20 再有，设有第一存储器 20，用于存储由 A/D 转换器 40 输出的数字图象数据的指定基准值，并设有微计算机 10，用于将来自 A/D 转换器 40 并反馈给微计算机 10 的数字图象数据输出与第一存储器 20 中存储的基准数字图象数据进行比较。当发生差错时，最好进行这样的比较，以控制 PLL。

25 其次，设有定标器 50，按照微计算机 10 的控制信号，利用由 PLL30 提供的时钟脉冲，将 A/D 转换器 40 输出的数字 R/G/B 图象信号的大小调整成帧单元。设有第二存储器 60，用于存储来自定标器 50 的输出，而 LCD 模块 70 用于在定标器 50 的大小调整后显示第二存储器中存储的数字图象信号。第一存储器最好是 EEPROM，而第二存储器 60 最好是帧缓冲存储器。

下面说明补偿上述结构监视器的时钟相位的装置的操作。

首先，微计算机 10 对 PLL30 产生和输出控制信号。PLL 使用该控制信号，根据从主体传送的水平/垂直同步信号的频率，产生采样时钟并把它提供给 A/D 转换器 40。具体地说，PLL30 产生由微计算机 10 的控制信号预置的时钟脉冲，以将时钟脉冲提供给 A/D 转换器 40。

然后，A/D 转换器 40 根据时钟脉冲来采样从主体传送的模拟 R/G/B 图象信号，随后将 R/G/B 图象信号转换成数字图象信号，并将数字信号输出给定标器 50。

然后，从定标器 50 输出的数字图象信号被反馈至微计算机 10，微计算机 10 从输入数字图象信号中提取预定的区域，以检测时钟脉冲的对应数量。将时钟脉冲的检测数量与第一存储器 20 中存储的基准数据比较，以便检测异常时钟相位的发生。

就是说，微计算机 10 确定第一存储器 20 中存储的基准数字数据是否对应于（例如，等于）当前检测的数字数据。然后，如果当前检测的数字数据的值大于或小于第一存储器中存储的基准数字数据，那么计算机确定产生了异常时钟相位。如果确定发生了这种失真，那么微计算机 10 对 PLL 输出控制信号，以增大或减小 PLL 的变量，改变 PLL 相位，从而改变 A/D 转换器 40 输出的数字图象数据。

将这样改变的数字图象数据再次与基准数字图象数据比较，以补偿时钟相位。

定标器 50 在第二存储器 60 中按帧单元存储根据微计算机 10 的控制信号更改的来自 A/D 转换器 40 的输出，然后通过 LCD 模块 70 来显示该输出。

下面说明本发明的补偿监视器时钟相位的装置的操作。参照图 3, 如步骤 S1 所示, 用户最好通过数据的人工再调整来预置基准数字图象数据 Vram, 在 OSD 上显示与基准数字图象数据 Vram 对应的位置。

5

接着, 如步骤 S2 所示, 确定是否经过了预定时间周期。作为步骤 S2 的确定结果, 如步骤 S3 所示, 如果已经经过预定的时间, 那么就提取当前显示屏幕的数字数据 (A)。

10 接着, 如步骤 S4 所示, 确定提取的数字数据 (A) 是否对应于第一存储器中存储的基准数字数据 Vram。

15 作为步骤 S4 确定的结果, 如果提取的数字数据 (A) 不对应于第一存储器中存储的基准数字数据 Vram, 那么如步骤 S5 所示, 确定提取的数字数据 (A) 的值是否小于基准数字数据。

20 根据步骤 S5 确定的结果, 如果提取的数字数据 (A) 的值小于第一存储器中存储的基准数字数据, 确定正在产生异常的时钟相位。如步骤 S6 所示, PLL 被控制, 连续增加在 OSD 上显示的相位, 以控制时钟相位。

25 接着, 如步骤 S7 所示, 提取由 PLL 控制的数字图象数据 B。然后, 如步骤 S8 所示, 确定受控制的数字数据 B 的值是否等于基准数字数据 Vram。

30 作为步骤 S8 中确定的结果, 如果受控制的数字数据 B 的值与基准数字数据相同, 那么如步骤 S9 所示, 存储与这样的更新数字图象数据 B 对应的相位变量。此外, 如步骤 S10 所示, 改变 OSD 上条的位置, 使其对应于存储的时钟相位变量。

最后, 如步骤 S11 所示, 确定电源是否关断来结束整个例行程序。

另一方面, 作为步骤 S5 的确定结果, 提取的数字数据 (A) 的值大于基准数字数据 Vram, 如步骤 S12 所示, PLL 被控制, 使相位变量减少 1。
5

然后, 如步骤 S13 所示, 提取由 PLL 控制输出的数字数据 C, 如步骤 S14 所示, 以确定提取的数字数据 C 是否对应于存储的基准数字值 Vram。
10

作为步骤 S14 所示的确定结果, 如果提取的数字数据 C 等于存储的基准数字数据 Vram, 那么如步骤 S15 所示, 受控制的时钟值被存储在第一存储器中。

再有, 如步骤 S16 所示, 改变 OSD 上的条的位置, 使其对应于受控制的时钟值。
15

在本发明优选实施例的补偿监视器的时钟相位的装置和方法中, 如果用户输入一信号并以最佳屏幕状态结束时钟相位控制, 那么在受控制的状态下从数字图象数据的预定区域扫描数字数据, 并把数字数据的采样时钟脉冲的数量设定为基准数字数据 Vram, 以确定时钟相位是否失真。
20

就是说, 如果当前屏幕上显示的数字数据的值与预置的基准数字数据不同, 那么确定该时钟相位失真。在这种情况下, 改变时钟相位, 直至当前屏幕上显示的数字数据等于预置的基准数字数据。此外, 根据改变的时钟相位来修正时钟相位控制条的位置, 并按修正位置在 OSD 上显示。
25

在本发明优选实施例的补偿监视器的时钟相位的装置和方法中,
30

按最好由用户预置的指定时间周期来检测屏幕的异常状态，只要发生异常状态就自动地补偿。因此，可以维持正常的屏幕状态，从而提高监视器的可靠性。

5 上述实施例和优点仅是示范性的，并不限制本发明。本教示可以容易地用于其它类型的装置。本发明的论述是用于说明性的，而不限制权利要求书的范围。对于本领域技术人员来说，显然有许多替代、改进和变更。在权利要求书中，方法加功能条款用来覆盖作为完成列举功能的上述结构，不仅包括结构等价物，而且包括等价的结构。

说 明 书 附 图

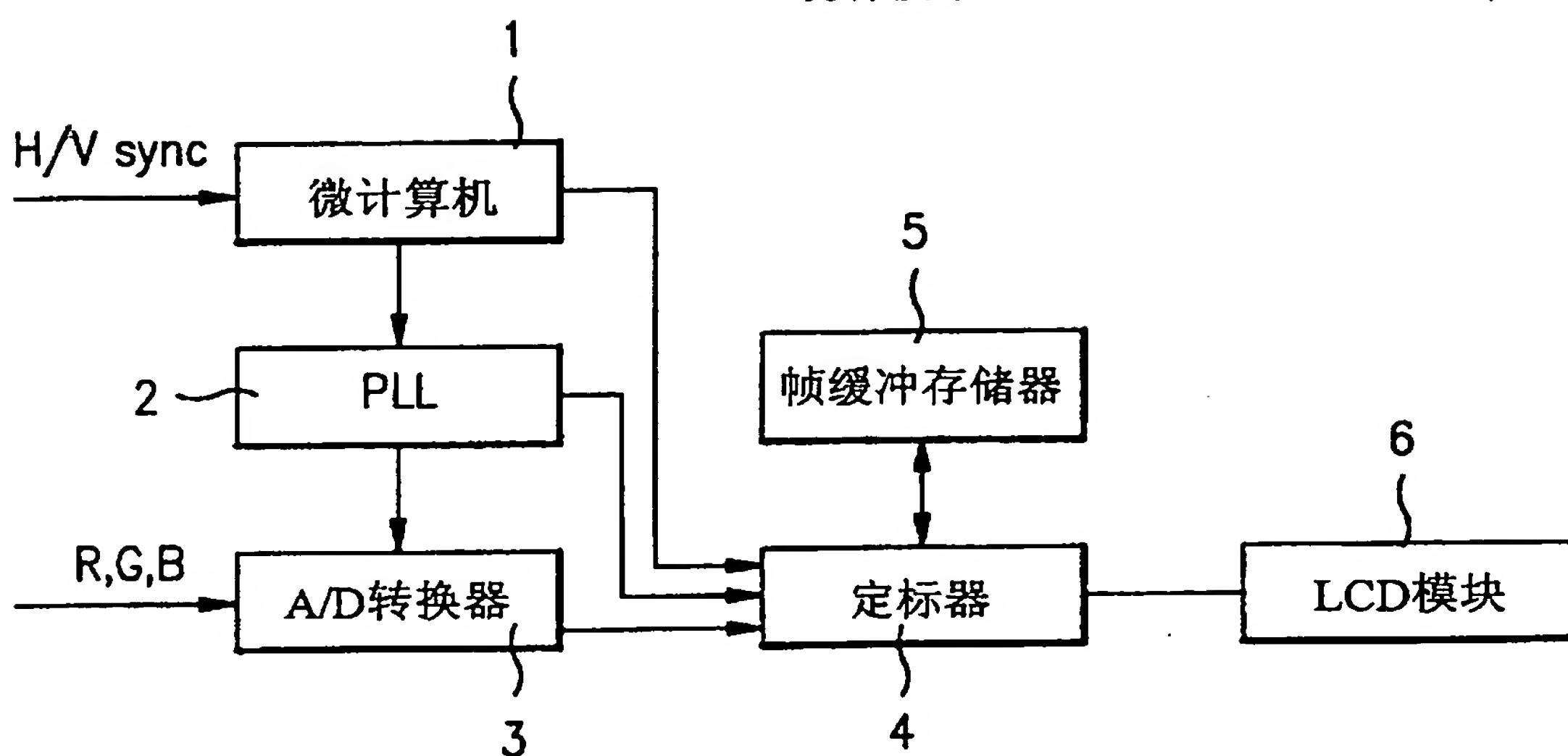
图1
现有技术

图2

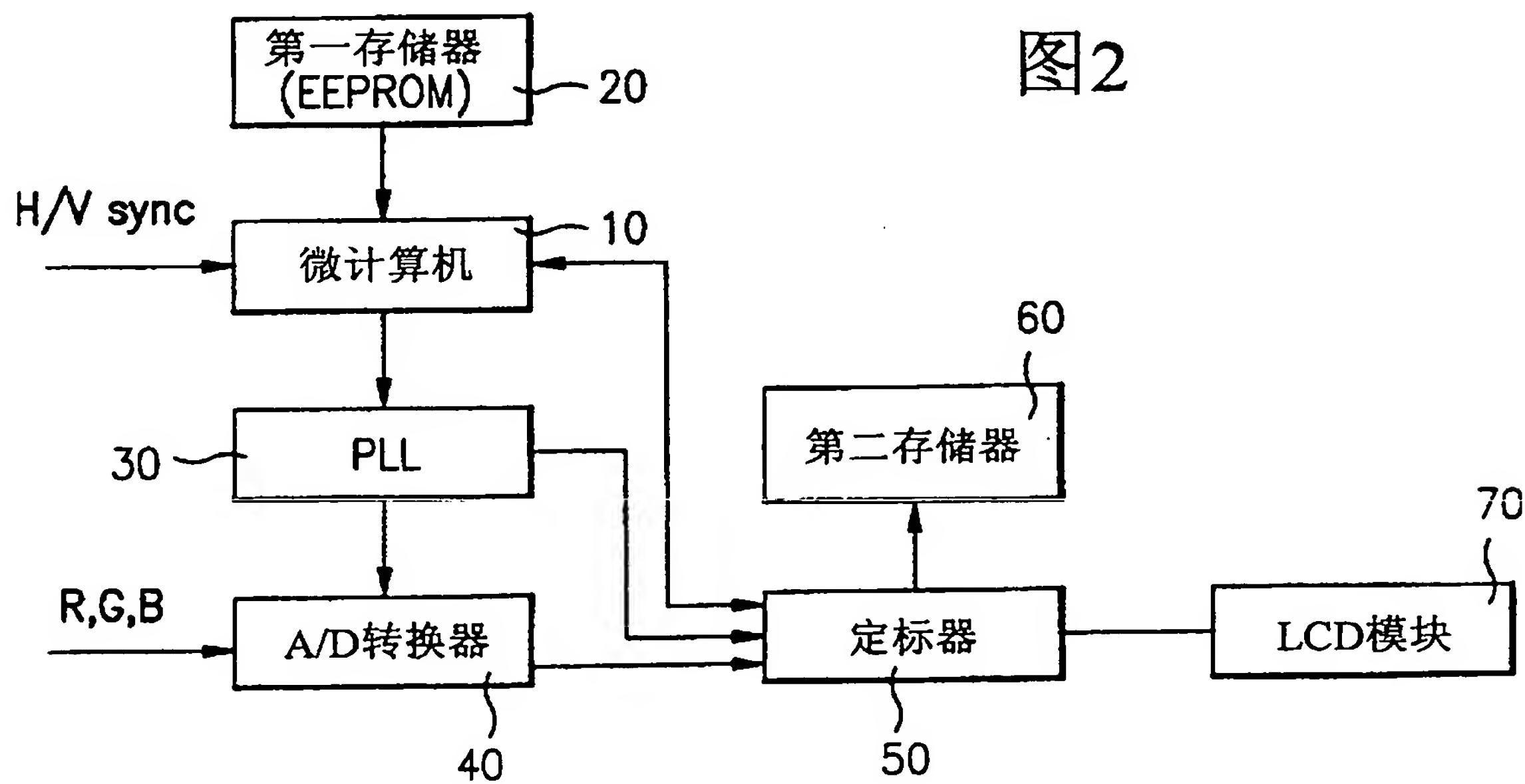


图3

